# This Page Is Inserted by IFW Operations and is not a part of the Official Record

# **BEST AVAILABLE IMAGES**

Defective images within this document are accurate representations of the original documents submitted by the applicant.

Defects in the images may include (but are not limited to):

- BLACK BORDERS
- TEXT CUT OFF AT TOP, BOTTOM OR SIDES
- FADED TEXT
- ILLEGIBLE TEXT
- SKEWED/SLANTED IMAGES
- COLORED PHOTOS
- BLACK OR VERY BLACK AND WHITE DARK PHOTOS
- GRAY SCALE DOCUMENTS

# IMAGES ARE BEST AVAILABLE COPY.

As rescanning documents will not correct images, please do not report the images to the Image Problem Mailbox.

(19) 日本国特許庁 (JP)

## (12) 公開特許公報(A)

(11)特許出顧公開番号

特開平7-183253

(43)公開日 平成7年(1995)7月21日

(51) IntCL\*

鐵別記号 庁内整理書号

9170-4M

技術表示個所

H01L 21/28

301 T 8826-4M

21/223

# HO1L 21/8238

27/092

H01L 27/08

FΙ

321 F

審定請求 有

前求項の数34 OL (全 10 頁)

(21)出票番号

**特置平6-256840** 

(22)出頭日

平成6年(1994)10月21日

(31) 優先権主張番号 145429

(32) 任先日

1993年10月29日

(33) 優先権主張国

米国(US)

(71) 出題人 390009531

インターナショナル・ビジネス・マシーン

ズ・コーポレイション

INTERNATIONAL BUSIN

ESS MASCHINES CORPO

RATION

アメリカ合衆国10504、ニューヨーク州

アーモンク(香地なし)

(72) 発明者 ピーター・ジョン・ガイス

アメリカ合衆国05489 パーモント州アン ダーヒル アール・アール1 ポックス

5100

(74)代理人 弁理士 合田 撰 (外2名)

最終頁に絞く

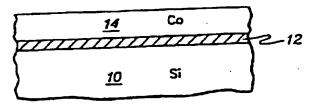
(54) 【発明の名称】 薄い金属下層を用いて形成するエピタキシャル・コパルト・シリサイド

(57) 【要約】 (修正有)

【目的】 熱安定性に優れたエピタキシャル・コパルト ・シリサイド皮膜と、CMOS回路に使用する浅い接合 を形成するための外方拡散原を形成する方法を提供す

【構成】 この金属層12は、シリサイド皮膜を形成す る加熱工程の前に、コパルト層14の下に設ける。具体 的には、タングステン、クロム、モリブデン、またはこ れらのシリサイドからなる超硬金属層で、半導体ウェー ハ上のシリコン基板を被覆する。超硬金属層をコパルト 層で被覆する。次に、シリコン基板を被覆するエピタキ シャル・コパルト・シリサイド皮膜を形成するのに十分 な温度でウェーハをアニーリングする。アニーリング 後、エピタキシャル・コバルト・シリサイド皮膜の上に コバルト・シリコン・超硬金属の合金が残る。このシリ サイドをドーパントの外方拡散により、薄いP-N接合 を形成するのに使用する。

> Constitution of the consti



### 【特許請求の範囲】

【請求項1】シリコン基板上に、タングステン、クロム、モリブデン、これらの混合物、またはタングステン、クロム、もしくはモリブデン・シリサイドからなる超硬金属の層を形成する工程と、

上記超硬金属の層の上にコパルト層を形成する工程と、 上記コパルト層を、上記シリコン基板上にエピタキシャル・コパルト・シリサイド皮膜を形成するのに十分な高 温でアニーリングする工程とを含む、

半導体デバイス中にエピタキシャル・コバルト・シリサイド皮膜を形成する方法。

【請求項2】上記アニーリング工程により、上記エピタキシャル・コバルト・シリサイド皮膜上に、コバルト・シリコン・超硬金属の合金も形成することを特徴とする、請求項1記載の方法。

【請求項3】上記超硬金属層を形成する工程と、上記コ バルト層を形成する工程を、真空環境から取り出すこと なく、順次真空中で行うことを特徴とする、請求項1記 載の方法。

【請求項4】上記超硬金属層がタングステンであること 20 を特徴とする、請求項1記載の方法。

【請求項5】上記超硬金属層が、主としてタングステン、クロム、またはモリブデンからなることを特徴とする、請求項1記載の方法。

【請求項6】上記超硬金属層がタングステン・シリサイドであることを特徴とする、請求項1記載の方法。

【請求項7】上記超硬金属層をシリコン基板上にスパッタリングまたは蒸着により形成することを特徴とする、 請求項1記載の方法。

【請求項8】上記コパルト層を上記超硬金属層上にスパ 30 ッタリングまたは蒸着により形成することを特徴とす る、請求項1記載の方法。

【請求項9】上記アニーリング工程を、短時間熱アニールにより行うことを特徴とする、請求項1記載の方法。 【請求項10】上記形成した超硬金属層の厚さが約0. 5ないし2.5nmであることを特徴とする、請求項1

るないして、5 nm であることで特別でする。 記載の方法。

【請求項11】上記形成したコバルト層の厚さが約5ないし20nmであることを特徴とする、請求項1記載の方法。

【請求項12】上記アニーリング工程を、最低約550 ℃の温度で行うことを特徴とする、請求項1記載の方 法

【請求項13】上記アニーリング工程を、約750℃ないし900℃の温度で行うことを特徴とする、請求項1 2記載の方法。

【請求項14】上記アニーリング工程を、少なくとも約20秒間行うことを特徴とする、請求項13記載の方法

【請求項15】上記エピタキシャル・コバルト・シリサ 50 の方法。

イド皮膜の抵抗率が約 $15\mu\Omega$ ・cmであることを特徴とする、請求項1記載の方法。

【請求項16】上記エピタキシャル・コパルト・シリサイド皮膜にドーパントを注入する工程と、

P-N接合を形成するのに十分高い駆動温度でアニーリングすることにより、上アーパントを上記エピタキシャル・コバルト・シリサイド皮膜から上記シリコン基板に外方拡散させる工程とを含む、

シリコン基板上に形成したエピタキシャル・コパルト・ シリサイド皮膜からのドーパントの外方拡散により、浅 いP-N接合を形成する方法。

【請求項17】上記ドーパントが上記シリコン基板に実質的に注入されないように、上記ドーパントを注入することを特徴とする、請求項16記載の方法。

【請求項18】上記ドーパントが、ホウ素、ガリウム、 リン、アンチモン、またはヒ素であることを特徴とす る、請求項16記載の方法。

【請求項19】上記エピタキシャル・コパルト・シリサイド皮膜を、請求項1の方法で形成することを特徴とする、請求項16記載の方法。

【請求項20】上記駆動温度が、約800℃以上であることを特徴とする、請求項16記載の方法。

【請求項21】上記外方拡散工程を、少なくとも約15 秒間行うことを特徴とする、請求項20記載の方法。

【請求項22】シリコン基板上にタングステン金属層を 形成する工程と、

上記タングステン金属層の上にコパルト層を形成する工 田上

上記コバルトおよびタングステン層を、約550℃を超 うえる温度で、上記シリコン基板上にエピタキシャル・コ バルト・シリサイド皮膜を形成するのに十分な時間アニ ーリングする工程とを含む、

半導体デバイス中にエピタキシャル・コバルト・シリサイド皮膜を形成する方法。

【請求項23】上記アニーリング温度が約750ないし 900℃であることを特徴とする、請求項22記載の方 注

【請求項24】上記アニーリング工程を、約20秒を超える時間行うことを特徴とする、請求項23記載の方法。

【請求項25】上記タングステン金属層を形成する工程 と、上記コバルト層を形成する工程を、真空環境から取 り出すことなく、順次その場で行うことを特徴とする、 請求項22記載の方法。

【請求項26】上記タングステン金属層の厚さが約0. 5ないし2.5nmであることを特徴とする、請求項2 3記載の方法。

【請求項27】上記形成したコバルト層の厚さが約5ないし20nmであることを特徴とする、請求項26記載の方法。

【請求項28】上記アニーリング工程により、上記エピ タキシャル・コパルト・シリサイド皮膜上に、コパルト ・シリコン・タングステン金属の合金も形成することを 特徴とする、請求項23記載の方法。

【請求項29】シリコン基板上にタングステン金属層を 形成する工程と、

上記タングステン金属層の上にコバルト層を形成する工 

上記コパルトおよびタングステン層を、約550℃を超 える温度で、上記シリコン基板上にエピタキシャル・コ 10 バルト・シリサイド皮膜を形成するのに十分な時間アニ ーリングする工程と、

エピタキシャル・コバルト・シリサイド皮膜にドーパン 11. 美数数数 トを注入する工程と、

P-N接合を形成するのに十分高い駆動温度でアニーリ ングすることにより、上記ドーパントを上記エピタキシ ャル・コバルト・シリサイド皮膜から上記シリコン基板 に外方拡散させる工程とを含む、

エピタキシャル・コバルト・シリサイド皮膜からのドー パントの外方拡散により、浅いP-N接合を形成する方 20

【請求項30】上記アニーリング温度が約750ないし 900℃であることを特徴とする、請求項29記載の方

【請求項31】上記アニーリング工程を、約20秒を超 える時間行うことを特徴とする、請求項30記載の方

【請求項32】上記ドーパントが上記シリコン基板に実 質的に注入されないように、上記ドーパントを注入する ことを特徴とする、請求項29記載の方法。

【請求項33】上記駆動温度が、約800℃以上である ことを特徴とする、請求項30記載の方法。

【請求項34】上記外方拡散工程を、少なくとも約15 秒間行うことを特徴とする、請求項29記載の方法。

#### 【発明の詳細な説明】

#### [0001]

【産業上の利用分野】本発明はコパルト・シリサイド皮 膜の形成に関するものであり、詳細には、薄い金属下層 の使用によるエピタキシャル・コパルト・シリサイドの 形成に関するものである。

#### [0002]

【従来の技術】コバルト・シリサイド皮膜は、ソースお よびドレイン領域に、浅いP-N接合を形成するために 使用するドーパントの低抵抗の外方拡散源として、CM OS集積回路に使用されることが多い。 これらのドーパ ントの外方拡散には、通常、ドーパントを下層のシリコ ン基板に十分拡散させるために、ドーパント顔として使 用するコパルト・シリサイド皮膜を、比較的高温に長時 \* 間加熱する必要がある。この加熱によりコパルト・シリー。 サイド皮膜が凝集することがあるため、これらのシリサ 50 リブデンの混合物で構成されるものでもよいが、クロム

イドの使用が制限を受ける。凝集により、多結晶シリサ イド中の既存の粒界に非常に薄い点または閉口を生じ、 また、コパルト・シリサイド皮膜の粒径および深さに大 きなばらつきを生じるため不都合である。このため、疑 集した皮膜は接触抵抗に大幅なばらつきを生じ、接触エ ッチ・ストップが不良、、り、茂い接合の漏れが大きく なる、さらに、發集はシリサイドの厚みの減少との相関 性が高いため、従来の技術によるコパルト・シリサイド 皮膜は、外方拡散源として使用した場合、厚みに実質的 な下限がある。シリサイド皮膜が薄くなるにつれて、所 定の外方拡散サイクルについての凝集が顕著になる。凝 集しにくいシリナイドを形成する方法により、シリサイ ドの厚みを減少することが可能になり、(所定の外方拡 散サイクルについて)従来より薄い接合が得られる。

【0003】従来から、コパルト・シリサイド皮膜の凝 集を減らすことにより、熱安定性を高めようとする努力 がなされてきた。 たとえば、エピタキシャル・コパルト ・シリサイド皮膜を形成することにより、従来の技術に よる多結晶皮膜と比較して、熱安定性が改善されること が分かった。従来の技術のひとつによれば、最初に10 ないし30nmのTi層をスパッタリングし、次にTi 層の上にCo層をスパッタリングした後、アニーリング を行いエピタキシャル・コパルト・シリサイド皮膜を形 成する。しかし、この方法は、コバルト・シリサイド中 および表面に残存するTiが、PMOSデバイスでドー パントとして使用するBなどのある種のドーパント原子 と安定な化合物を生成するため、有用な外方拡散源を形 成しない。これらの化合物が生成すると、外方拡散は大 幅に遅くなり、シリコンとシリサイドとの界面のドーパ ントの接合養度が制限される。したがって、Ti層を使 用することは、P型のソース/ドレイン領域の形成には 実用的ではない。

#### [0004]

【発明が解決しようとする課題】このように、熱安定性 が改善されたエピタキシャル・コバルト・シリサイド皮 膜を形成する方法が必要である。また、NおよびP型ソ ース/ドレイン領域を必要とする、CMUS回路に使用 することができる浅い接合を形成する外方拡散原を形成 する方法が必要である。

#### ΔΩ [0005]

【課題を解決するための手段】本発明の原理によれば、 金属下層をコパルト層の下に形成した後、加熱してシリ サイド皮膜を形成する、エピタキシャル・コパルト・シ リサイド皮膜を形成する方法により、この必要性が満た され、従来の技術の制限が克服され、その他の利点も実 現される。具体的には、タングステン、クロム、モリブ デン、またはこれらのシリサイドからなる超硬金属層 を、半導体ウェーハ上のシリコン基板の上に形成する。 また、超硬金属層は、タングステン、クロム、またはモ

とモリブデンの混合物が好ましい。コバルト層を超硬金 属層の上に形成する。次に、シリコン基板の上にエピタ キシャル・コバルト・シリサイド皮膜が形成するのに十 分高い温度でウェーハをアニーリングする。このアニー リング工程の後、シリコン基板を被覆するエピタキシャ ル・コバルト・シリサイド皮膜の上に、コベルト・シリ コン・超硬金属の合金が残る。形成後の、本発明による シリサイド皮膜は、たとえば平均抵抗率が約15μΩ・ cmである。

【0006】方法のひとつでは、厚みが約0.5ないし 10 2. 5 n mのタングステン金属層をシリコン基板上にス パッタリングまたは蒸着し、厚みが約5ないし20 nm のコパルト層をタングステン金属層上にスパッタリング または蒸着した後、両層を約550℃を超える温度で、 約20秒を超える時間アニーリングする。 アニーリング の後、シリコン基板の表面上に、エピタキシャル・コバ ルト・シリサイド皮膜を付着させ、シリサイドの表面上 に、コバルト・シリコン・超硬金属の合金を付着させ る。好ましくは、タングステン金属層とコバルト層を、 真空環境から取り出すことなく、その場で順次形成させ 20 る。これにより、タングステン金属層の表面上に有害な 酸化物皮膜が形成することが避けられる。さらに好まし くは、アニーリング温度は約750ないし900℃、ア ニーリングは短時間熱アニーリングを用いて行う。最終 的に形成されるエピタキシャル・コバルト・シリサイド 皮膜の厚みは、たとえば、約40 n mである。

【〇〇〇7】本発明は、上記の方法などにより、シリコ ン基板上に形成したエピタキシャル・シリサイド皮膜か **らのドーパントの外方拡散により、浅いP-N接合を形** 成する方法も提供する。先ず、B、Ga、P、Sb、A 30 sなど、PまたはN型ドーパントのいずれかを、シリサ イド皮膜のソース/ドレイン接合を形成する領域に注入 する。この注入には、ドーパントが下層のシリコン基板 にほとんど注入されないことが好ましい。注入後、所期 のP-N接合を形成するのに十分な駆動温度で、シリサ イド皮膜から下層のシリコン基板に外方拡散させる。ひ とつの方法では、駆動温度は最低約800℃で、外方拡 散を最低約15秒間行う。これらの条件は、当業者には 周知のように、ドーパントの起み合わせにより(たとえ ば、BとP)変更することができる。しかし、N型とP 型のドーパントには、単一のドライブを使用することが 望ましい。

【0008】ひとつの方法では、シリコン基板上にタン
グステン金属層を形成し、タングステン金属層の上にコ
バルト層を形成し、コバルトおよびタングステン層を、
約550℃を超える温度で、約20秒を超える時間アニ
ーリングして、シリコン基板上にエピクキシャル・コバルト・シリサイド皮膜を形成し、エピタキシャル・コバルト・シリサイド皮膜を形成し、エピタキシャル・コバルト・シリサイド皮膜を形成し、エピタキシャル・コバルト・シリサイド皮膜を形成し、エピタキシャル・コバルト・シリサイド皮膜を形成し、エピタキシャル・コバルト・シリサイド皮膜を形成し、エピタキシャル・コバルト・シリサイド皮膜を形成し、エピタキシャル・コバルト・シリサイド皮膜を形成し、エピタキシャル・コバルト・シリサイド皮膜を形成し、エピタキシャル・コバルト・シリサイド皮膜を形成し、エピタキシャル・コバルト・シリサイド皮膜を形成し、アート技を外方拡散源として使用することについて、以下に数合を形成するのに十分高い駆動温度でアニーリングする 50 する。

ことにより、上記ドーパントを上記エピタキシャル・コ バルト・シリサイド皮膜から上記シリコン基板に外方拡 散させることにより、浅いP-N接合を形成する。当業 者に周知のように、駆動温度はドーパントの種類および 所期の接合ドーパント漫度により変化させることができ る。

【0009】本発明の重要な利点は、熱安定性が改善さ れ、所期のドーパントと反応する残渣を生成しないエピ タキシャル・コベルト・シリサイド皮膜が形成されるこ とである。したがって、本発明により形成されるエピタ キシャル・コパルト・シリサイド皮膜により、凝集に伴 う問題を生じることなく、N型およびP型ソース/ドレ イン領域を形成することができる。他の利点は、本発明 により形成したエピタキシャル・コバルト・シリサイド 皮膜は、均一性が改善され、これにより、たとえば、接 合漏れを増大することなく、シリサイドとシリコンとの 界面を接近させて配置することができる。さらに、本発 明により形成した發集しないシリサイド皮膜は、良好な 接触エッチ・ストップおよび接点メタラジのためのパリ ア金属を生成する。これに反して、従来の技術による疑 集しやすいシリサイド皮膜は、シリサイド中に間隙を有 する傾向があり、これにより接点のエッチング中に接合 シリコンがエッチングされ、接点メタラジが接合部に浸 透し、これらはいずれも接合漏れの原因となる。

#### [0010]

【実施例】本発明は、集積回路における自己整合性の浅い接合の形成に適用できる、エピタキシャル・コバルト・シリサイド皮膜を形成する方法と、エピタキシャル・コバルト・シリサイド皮膜からの外方拡散の方法を提供する。さらに、本発明により形成したエピタキシャル・コバルト・シリサイド皮膜は、すでに形成された浅い接合のシリサイドに必要ないかなる方法にも利用できる。本発明によれば、コバルト層の下に金属の下層を形成した後、金属およびコバルト層を加熱してシリサイド皮膜を形成する。

【0011】具体的には、タングステン、クロム、モリブデン、またはこれらのシリサイドからなる超硬金属層を、半導体ウェーハ上のシリコン基板の上に形成する。また、超硬金属層は、タングステン、クロム、またはモリブデンの混合物も使用できる。使用できる好ましい混合物はクロムとモリブデンの混合物で、合金を構成していると考えられる。コバルト層を超硬金属層の上に形成する。次に、シリコン基板の上にエピタキシャル・コバルト・シリサイド皮膜が形成するのに十分高い温度でウェーへをアニーリングする。このアニーリング工程の後、シリコン基板を被覆するように、コバルト・シリサイド皮膜を被覆するように、コバルト・シリサイド皮膜を被覆するように、コバルト・シリサイド皮膜を被覆するように、コバルト・シリサイド皮膜を被覆するように、コバルト・シリサイド皮膜を放棄するように、コバルト・シリサイド皮膜を放棄するように、コバルト・シリサイド皮膜を放棄するように、コバルト・シリサイド皮膜を放棄するように、コバルト・シリサイド皮膜を放棄するように、コバルト・シリサイド皮膜を外方拡散源として使用することについて、以下に説明

【0012】図1を参照すると、好ましい方法では、シリコン基板10を設け、シリコン基板10の上に、厚み約0.5ないし2.5nmのタングステン金属層12をスパッタリングまたは蒸着により付着させる。層12には、これよりも厚いタングステンを使用してもよいが、厚みが約3nmを超えると、シリサイド皮膜の品質が劣化する。また、タングステンは比較的重い材料であるため、スパッタリングが好ましく、アルゴン雰囲気を使用すれば、タングステンは均一に、徐々にスパッタリングされる。シリコン基板10は、たとえば、CMOS回路 10でソースおよびドレイン拡散を必要とするような、半導体ウェーハの領域で見ることができる。

【0013】厚みが約5ないし20nmのコパルト届14を、タングステン金属届12の上にスパッタリングまたは蒸着により付着させる。次に、タングステン届12、コパルト届14、およびシリコン基板10を、約550℃を超える温度で、約20秒を超える時間アニーリングして、最終のシリサイド皮膜を形成させる。さらに好ましい時間は約30秒である。また、より好ましくは、アニーリング温度は約750ないし900℃とし、及適アニーリング温度は約850℃である。アニーリングの間、コパルト届14からコパルト原子がタングステン金属層を通って下方に拡散し、基板中のシリコンと反応して、エピタキシャルCoSitを形成する。

【0014】コバルト層14を形成する工程は、タングステン層12上に好ましくない酸化物が生成しないように、タングステン金属層12の形成に使用したと同じ真空環境で行うのが好ましい。たとえば、これは、ウェーハをスパッタリング装置から取り出さずに、タングステンとコバルトの両方をスパッタリングすればよい。アニ 30ーリングは、CoSiz生成のための反応温度まで急速に加熱できるように、短時間熱アニーリング(RTA)により行うのが好ましい。しかし、炉などの他の装置を使用してもよい。

【0015】次に図2を参照すると、アニーリング後、エピタキシアル・コパルト・シリサイド皮膜16を、シリコン基板10の上に付着させ、シリサイド皮膜16の上にコパルト・シリコン・タングステンの合金の届18を付着させる。最終的に形成されたエピタキシアル・コパルト・シリサイド皮膜16の厚みは、たとえば約40nmである。合金届18は、タングステン金属届12の元の厚みとほぼ同一で、たとえば約0.5ないし2.5nmである。さらに、エピタキシアル・コパルト・シリサイド皮膜16は、CoSizの形態であることに注目されたい。他の形態のコパルト・シリサイドは、エピタキシアル層を形成しない。

【0016】最終のエピタキシアル・コバルト・シリサイイド皮膜の特性のいくつかは、従来の多結晶CoSiz ド皮膜の特性に匹敵する。たとえば、従来のCoSiz皮 する。この注入を行う際、ドーパントが下層のシリコン膜は、18nmのCo層をスパッタリングし、窒素に約 50 基板に実質的に注入されないことが好ましい。注入後、

5ないし10%の水素を含有する化成ガス中で750℃で30秒間アニーリングして形成する。この皮膜の平均面積抵抗は、約30/cm²である。これに対して、本発明によれば、18nmのスパッタリングしたCo層の下にスパッタリングした1.0nmのW層を使用して、エピタキシアルCoSi で膜が形成される。次に850℃で30秒間アニーリングを行う。このシリサイド皮膜の平均面積抵抗は約2.70/cm²であった。この面積抵抗は、本発明により、Coがほとんどすべて、CoSizに変換することを示す。このように、本発明によるシリサイド皮膜は、従来のシリサイド皮膜と面積抵抗がほぼ同一である。

【0017】反応機構に関しては、タングステン層12が、低温ではCoにもSiにも拡散バリアとして機能すると考えられている。低温でCoとSiが反応すると、通常CoSiおよびCoiSiが生成するが、これらはエピタキシアル・シリサイドを生成せず、電気抵抗が高いため、好ましくない形態である。タングステン層12は、十分高温に達するまで、これらの好まじくない反応を防止するため、エピタキシアルCoSizの生成を助ける。この高温では、Coはタングステン層を通って拡散し、Siと反応して、実質的に所期のCoSiz形態のみが生成し、中間体の低温CoSiおよびCoiSi相の生成は起こらない。

【0018】図1および図2はタングステンの超級金属層に関して説明したが、周期律表の他のVIB族金属(すなわち、クコムおよびモリブデン)も、コバルト層の下に形成する超硬金属として使用できる。さらに、VIB族金属のシリサイドも超硬金属層として使用することができると考えられる。これら他の材料はすべて、上記タングステンに関して説明した拡散バリアとして機能しうる特性を有する。具体的には、これらの特性としては、VIB族金属はCoSizの生成に必要な温度より高い温度に達するまで、これら自体ニシリサイドを生成しないこと、およびVIB族金属のシリサイドは、CoSizよりも融点が高いことなどがある。さらに、これらの代替超硬金属層の材料はB、Ga、P、Sb、またはAsと反応して安定な化合物を生成せず、したがって下記のような有効な外方拡散源として使用することができる。

【0019】本発明はエピタキシャル・コバルト・シリサイド皮膜を形成する方法の他に、上記の方法などにより、前ちってシリコン基板上に形成してあるエピタキシャル・コバルト・シリサイド皮膜からドーパントを外方拡散することにより、浅いP-N接合を形成する方法も提供する。最初に、B、P、Asなど、P型またはN型のドーパントを、エピタキシャル・コバルト・シリサイド皮膜のソース/ドレイン接合を形成すべき領域に注入する。この注入を行う際、ドーパントが下層のシリコンの基板に実質的に注入されないことが好ましい。注入後、

10

所期のP-N接合を形成するのに十分高い駆動温度で、 シリサイド皮膜から下層のシリコン基板にドーパントを 外方拡散させる。当業者には周知のように、外方拡散条 件は、ドーパントの種類および所期の接合特性により変 化する。

【0020】本発明の好ましい方法によれば、まずシリ コン基板上にタングステン金属層を形成し、次にこのタ ングステン金属層の上にコバルト層を形成し、コパルト およびタングステンの層を、約550℃を超える温度 で、約20秒を超える時間アニーリングして、シリコン 基板上にエピタキシアル・コバルト・シリサイド皮膜を 形成する。次に、このエピタキシアル・コバルト・シリ サイド皮膜にドーパントを注入する(この注入は、図2 の矢印20で示す)。最後に、P-N接合を形成するの に十分高い駆動温度でアニーリングして、ドーパントを エピタキシアル・コバルト・シリサイド皮膜から下層の シリコン基板に外方拡散させる。駆動温度は、所要の接 合特性により決定する。当業者に周知のように、駆動温 度および(または)時間は、ドーパントの種類および所 要の接合ドーパント・プロファイル(たとえばドーパン 20 ト渡度および深さ)により変化する。

【0021】本発明により形成したエピタキシアル・コ パルト・シリサイド皮膜の顕著な利点は、従来の多結晶 コパルト・シリサイド皮膜と比較して、耐凝集性が非常 に高いことである。 図3は、本発明によるエピタキシア ル・コバルト・シリサイド皮膜の平均面積抵抗と、アニ ーリング温度との関係を従来のコパルト・シリサイド皮 膜のプロファイルと対照したグラフである。 2種類の従 来のコパルト・シリサイド皮膜は、750℃30秒およ び850℃30秒のアニーリング条件で形成したもので 30 ある。エピタキシアル・コパルト・シリサイド皮膜は、 Wの下層を使用して、850℃30秒のアニーリング条 件で形成したものである。その後、グラフに示すよう に、各皮膜を連続して450秒のRTA化成ガスによる アニーリングを行った。各アニーリング後の面積抵抗を 縦軸にブロットした。図3に示すように、W/CoSi 2皮膜は、約1000℃を超えても高い熱安定性を示し たが、従来のCoSiz皮膜は、著しい凝集を示した。 【0022】本発明のエピタキシアル・コバルト・シリ サイド皮膜の外方拡散特性は、皮膜にAsまたはBのい 40 ずれかを注入し、各ドーパントを、時間および温度を変 えて下層のシリコン基板に外方拡散させた後、二次イオ ン質量分析(SIMS)によりドーパントとCoのプロ ファイルを測定することにより決定した。ドーパントの 注入の前に、シリサイド皮膜を、ドーパント注入のため のスペーサとして機能する30 nmのSixNi皮膜、外 方拡散ドライブの間のドーパントの蒸発を防止するため のキャッピング皮膜、および後の接点のエッチングのエ ッチ・ストップで被覆した。ヒ素を最初に注入した。図

バルト・シリサイドを形成したシリコン・ウェーハへのヒ素の外方拡散における、ヒ素ドーパントの濃度と、SIMSプロファイルの関係を、従来の方法によるシリサイド皮膜(従来のCoSizと1.0nmのTiの下層を使用して形成したCoSiz)を有するウェーへと対比して示す。ヒ素は、1、:01原子/cm²の量を、エネルギー・レベル60keVで注入し、900℃、240秒のRTAアニーリングを行った。深さ方向の軸に沿って、シリコン基板の表面は約0.11μmの深さ付近でピークが始まる。3種類のシリサイド皮膜はすべて、Asのインターフェース濃度およびドーパントのプコファイルに関しては、ほとんど同様な性能を有することが分かる。

【0023】図5は、本発明によるエピタキシアル・コバルト・シリサイド皮膜を有するシリコンウェーハにと素を外方拡散した場合の、コバルト濃度とウェーハ深さSIMSプロファイルとの関係を、従来の多結晶コバルト・シリサイド皮膜と対比して示したグラフである。処理条件は図4のウェーハと同様とした。深さが約0.15μmを超えるとCo濃度が急激に低下することは、エピタキシアル・コバルト・シリサイド皮膜ではインターフェースが急激に変化することを示している。

【0024】図6および図7に示すように、図4および 図5と同一条件で形成したウェーハに、ホウ素を注入し た。ただし、往入量は1×10<sup>14</sup>原子/cm<sup>2</sup>、エネル ギーは20ke Vとし、900℃、60秒のRTAアニ ーリングを行った。図6は、本発明によるコパルト・シ リサイドを形成したシリコン・ウェーハへのホウ素の外 方拡散における、ホウ素ドーパントの濃度と、SIMS プロファイルの関係を、従来のCoSiz皮膜、または Tiの下層を使用して形成したCoSiz皮膜を有する ウェーハと対比して示す。Bの界面濃度(シリコンとシ リコンの界面の深さは約0.11μm)は、Tiを使用 して形成したCoSiz皮膜と比較して、Wを使用して 形成した皮膜より著しく高いことが分かる。上記のよう に、Ti原子は、Bと安定な化合物を生成し、これが外 方拡散を遅くする。Bの注入濃度を増加した試験を行っ たが、Tiを使用して形成したCoSiz皮膜を使用し た場合、最大界面濃度が認められるほど増大しないこと が分かった。

【0025】図7は、本発明によるコベルト・シリサイドを形成したシリコン・ウェーハへのホウ素の外方拡散における、コベルトの濃度と、ウェーハ深さのSIMSプロファイルの関係を、従来のシリサイド皮膜を有するウェーハと対比して示したグラフである。この場合も、Wの下層を使用して形成したCoSiz皮膜は、エピタキシャルの特質により、(約0.13ないし0.16μmの深さで見られるように) 急激な界面を示す。

ッチ・ストップで被覆した。ヒ素を最初に注入した。図 【0026】以上本発明を詳細に説明したが、本発明は4は、本発明による1.0nmのWの下層を有する、コー50、上記の特定の形態に限定されるものではなく、代替およ

び同等の方法も本発明の原理および範囲に含まれると考 えられる。

【0027】まとめとして、本発明の構成に関して以下 の事項を開示する。

【0028】(1)シリコン基板上に、タングステン クロム、モリプデン、これらの混合物、またはタングス テン、クロム、もしくはモリプデン・シリサイドからな る超硬金属の層を形成する工程と、上記超硬金属の層の 上にコバルト層を形成する工程と、上記コバルト層を、 上記シリコン基板上にエピタキシャル・コパルト・シリ 10 (17) 上記ドーパントが上記シリコン基板に実質的に る工程とを含む、半導体デバイス中にエピタキシャル・ コパルト・シリサイド皮膜を形成する方法。

- (2) 上記アニーリング工程により、上記エピタキシャ ル・コパルト・シリサイド皮膜上に、コパルト・シリコ ン・超硬金属の合金も形成することを特徴とする、上記 (1) の方法。
- (3) 上記超硬金属層を形成する工程と、上記コベルト 層を形成する工程を、真空環境から取り出すことなく、 順次その場で行うことを特徴とする、上記(1)の方
- (4) 上記超硬金属層がタングステンであることを特徴 とする、上記(1)の方法。
- (5) 上記超硬金属層が、主としてタングステン、クロ ム、またはモリプデンからなることを特徴とする、上記 (1) の方法。
- (6) 上記超硬金属層がタングステン・シリサイドであ ることを特徴とする、上記(1)の方法。
- (7) 上記超硬金属層をシリコン基板上にスパッタリン グまたは蒸着により形成することを特徴とする、上記 (1) の方法。
- (8) 上記コバルト層を上記超硬金属層上にスパッタリ ングまたは蒸着により形成することを特徴とする、上記 (1)の方法。
- (9) 上記アニーリング工程を、短時間熱アニールによ り行うことを特徴とする、上記(1)の方法
- (10)上記形成した超硬金属層の厚さが約0.5ない し2.5 nmであることを特徴とする、上記(1)の方 选
- 0 nmであることを特徴とする、上記(1)の方法。
- (12) 上記アニーリング工程を、最低約550℃の温 度で行うことを特徴とする、上記(1)の方法。
- (13) 上記アニーリング工程を、約750℃ないし9 00℃の温度で行うことを特徴とする、上記(12)の
- / (14) 上記アニーリング工程を、少なくとも約20秒 (23) の方法。 間行うことを特徴とする、上記 (13) の方法。
- 膜の抵抗率が約15μΩ・cmであることを特徴とす。50 形成する工程と、上記コペルトおよびタングステン層

る、上記(1)の方法。

- (16) 上記エピタキシャル・コパルト・シリサイド皮 ○ 膜にドーパントを注入する工程と、P-N接合を形成す るのに十分高い駆動温度でアニーリングすることによ り、上記ドーパントを上記エピタキシャル・コパルト・ シリサイド皮膜から上記シ"・ン基板に外方拡散させる 工程とを含む、シリコン基板上に形成したエピタキシャ ル・コパルト・シリサイド皮膜からのドーパントの外方 拡散により、浅いP-N接合を形成する方法。
- サイド皮膜を形成するのに十分な高温でアニーリングす 注入されないように、上記ドーパントを注入することを 特徴とする、上記(:6)の方法。
  - (18) 上記ドーパントが、ホウ素、ガリウム、リン、 アンチモン、またはヒ素であることを特徴とする、上記 (16) の方法。
  - (19) 上記エピタキシャル・コバルト・シリサイド皮 膜を、請求項1の方法で形成することを特徴とする、上 記(16)の方法。
  - (20) 上記駆動温度が、約800℃以上であることを 20 特徴とする、上記(16)の方法。
    - (21) 上記外方拡散工程を、少なくとも約15秒間行 うことを特徴とする、上記(20)の方法。
  - (22)シリコン基板上にタングステン金属層を形成す る工程と、上記タングステン金属層の上にコパルト層を 形成する工程と、上記コバルトおよびタングステン層 を、約550℃を超える温度で、上記シリコン基板上に エピタキシャル・コバルト・シリサイド皮膜を形成する のに十分な時間アニーリングする工程とを含む、半導体 デバイス中にエピタキシャル・コバルト・シリサイド皮 30 膜を形成する方法。
    - (23) 上記アニーリング温度が約750ないし900 ℃であることを特徴とする、上記(22)の方法。
    - (24) 上記アニーリング工程を、約20秒を超える時 間行うことを特徴とする、上記(23)の方法。
    - (25) 上記タングステン金属層を形成する工程と、上 記コバルト層を形成する工程を、真空環境から取り出す ことなく、順次その場で行うことを特徴とする、上記 (22) の方法。
  - (26) 上記タングステン金属層の厚さが約0.5ない (11) 上記形成したコバルト層の厚さが約5ないし2 40 し2.5 nmであることを特徴とする、上記(23)の 方法。
    - (27)上記形成したコパルト層の厚さが約5ないし2 0 nmであることを特徴とする、上記(26)の方法。
    - (28) 上記アニーリング工程により、上記エピタキシ 5 ャル・コパルト・シリサイド皮膜上に、コパルト・シリ 🌅 🖟 コン・タングステン金属の合金も形成することを特徴と
- (29) シリコン基板上にタングステン金属層を形成す。 (15) 上記エピタキジャル・コパルト・シリサイド皮 る工程と、上記タングステン金属層の上にコパルト層を

を、約550℃を超える温度で、上記シリコン基板上に エピタキシャル・コパルト・シリサイド皮膜を形成する のに十分な時間アニーリングする工程と、エピタキシャ ル・コパルト・シリサイド皮膜にドーパントを注入する 工程と、P-N接合を形成するのに十分高い駆動温度で アニーリングすることにより、上記ドーパントを上記エ ピタキシャル・コパルト・シリサイド皮膜から上記シリ コン基板に外方拡散させる工程とを含む、エピタキシャ ル・コパルト・シリサイド皮膜からのドーパントの外方 拡散により、浅いP-N接合を形成する方法。

- (30) 上記アニーリング温度が約750ないし900 ℃であることを特徴とする、上記 (29) の方法。
- (31)上記アニーリング工程を、約20秒を超える時間行うことを特徴とする、上記(30)の方法。
- (32)上記ドーパントが上記シリコン基板に実質的に 注入されないように、上記ドーパントを注入することを 特徴とする、上記(29)の方法。
- (33) 上記駆動温度が、約800℃以上であることを 特徴とする、上記(30) の方法。
- (34)上記外方拡散工程を、少なくとも約15秒間行 20 うことを特徴とする、上記(29)の方法。

#### [0029]

【発明の効果】以上説明したように、本発明によれば、 熱安定性に優れたエピタキシャル・コバルト・シリサイ ド皮膜と、CMOS回路に使用する浅い接合を形成する ための外方拡散源を形成する方法が提供される。

#### 【図面の簡単な説明】

【図1】本発明の方法による、エピタキシャル・コバルト・シリサイド皮膜の形成を示す断面図である。

【図2】本発明の方法による、エピタキシャル・コパル 30 ト・シリサイド皮膜の形成を示す断面図である。

【図3】本発明の方法により形成したエピタキシャル・ コパルト・シリサイド皮膜の平均面積抵抗と、アニーリ ング温度との関係を、従来のコパルト・シリサイド皮膜 のプロファイルと対比して示すグラフである。

【図4】本発明の方法により形成したコバルト・シリサイド皮膜を有するシリコンウェーへのヒ素の外方拡散における、ヒ素ドーパント濃度と、深さSIMSプロファイルとの関係を、従来、 法を使用して形成したシリサイド皮膜を有するウェーハと対比して示すグラフである。

【図5】本発明の方法により形成したコバルト・シリサイド皮膜を有するシリコンウェーハへのヒ素の外方拡散における、コバルト濃度と、ウェーハ深さSIMSプロファイルとの関係を、従来の方法を使用して形成したシリサイド皮膜を有するウェーハと対比して示すグラフである。

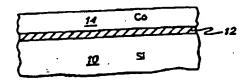
【図6】本発明の方法により形成したコバルト・シリサイド皮膜を有するシリコンウェーハへのホウ素の外方拡散における、ホウ素ドーパント濃度と、深さSIMSプロファイルとの関係を、従来の方法を使用して形成したシリサイド皮膜を有するウェーハと対比して示すグラフである。

【図7】本発明の方法により形成したコバルト・シリサイド皮膜を有するシリコンウェーハへのホウ素の外方拡散における、コバルト濃度と、ウェーハ深さSIMSブロファイルとの関係を、従来の方法を使用して形成したシリサイド皮膜を有するウェーハと対比して示すグラフである。

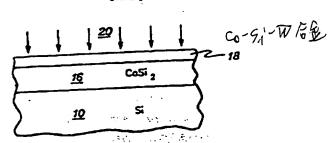
#### 【符号の説明】

- 10 シリコン基板
- 12 タングステン層
- 0 14 コパルト層
  - 16 コパルト・シリサイド層
  - 18 コパルト・シリコン・タングステン合金層

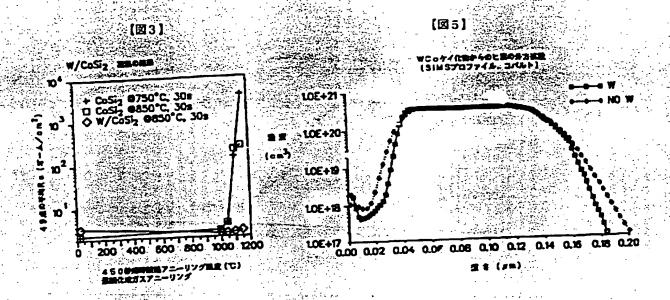
[図1]



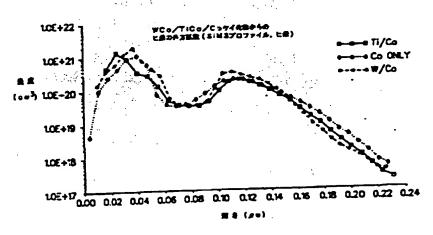
[図2]



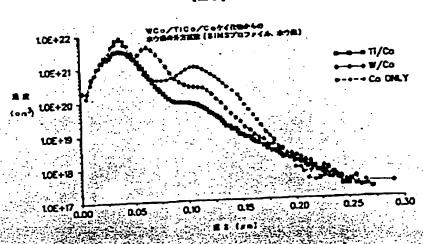
الويجيد مؤفرية



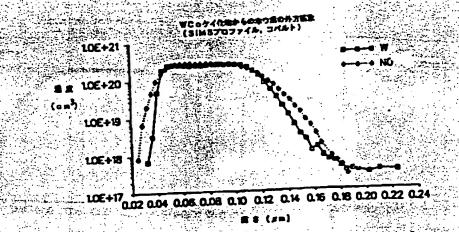
[図4]



【図6】







## フロントページの続き

- (72) 発明者 トマス・ジョン・リカータ アメリカ合衆国12540 ニューヨーク州ラ グランジェビル パトリック・ドライブ 11
- (72) 発明者 ハーパート・レイ・ホー アメリカ合衆国10992 ニューヨーク州ワ シントンビル パーネット・ウェイ 7
- (72) 発明者 ジェームズ・ガードナー・リヤン アメリカ合衆国06470 コネチカット州ニ ュータウン ポッグズ・ヒル・ロード 100